

1EL8000 - Systèmes Electroniques

Responsables : **Philippe BENABES**

Département de rattachement : **DÉPARTEMENT ÉLECTRONIQUE ET ÉLECTROMAGNÉTISME**

Langues d'enseignement : **ANGLAIS , FRANCAIS**

Type de cours : **Electif 1A**

Campus où le cours est proposé : **CAMPUS DE PARIS - SACLAY**

Nombre d'heures d'études élèves (HEE) : **60**

Nombre d'heures présentielles d'enseignement (HPE) : **30**

Année académique : **2024-2025**

Niveau avancé : **non**

Présentation, objectifs généraux du cours :

L'électronique et le numérique sont aujourd'hui omniprésents dans notre vie, que ce soit dans l'usage des objets connectés, dans les transports, dans le médical, dans les objets de notre quotidien, dans la défense et le spatial, ou dans les milliards d'ordinateurs connectés à travers le WEB.

Les technologies évoluent de façon exponentielle (loi de Moore) depuis une cinquantaine d'année, mais on retrouve un certain nombre de constantes dans la plupart des équipements : - des interfaces avec le monde physique (capteurs) et les hommes (dispositifs d'affichage, IHM),
- un traitement des signaux analogiques (filtrage, ondelettes, ... et bientôt systèmes neuromorphiques),
- une conversion analogique-numérique (avec ou sans compression de données) et numérique-analogique (transducteurs)
- des unités de traitement numérique embarquées ou déportées (HPC, cloud...).

Le but de ce cours est dans une approche top-down, d'apprendre aux élèves à spécifier et concevoir des systèmes électroniques à partir de composants matériels comme des amplificateurs opérationnels, microcontrôleurs, FPGA. L'aspect microélectronique (CAO) et réalisation (technologie) de ces composants sera réservé aux étudiants souhaitant se spécialiser dans le domaine et étudié dans des cours de niveau plus élevé. Les principes et grandeurs physiques liés au fonctionnement de ces composants devront néanmoins être connus ou évoqués.

Période(s) du cours (n° de séquence ou hors séquence) :

SG1 et SG3

Prérequis :

Aucun

Plan détaillé du cours (contenu) :

Analogique :

- cours 1 : Panorama Historique et d'Economie des Systèmes Électroniques; Circuits Linéaires
- cours 2 : Circuits Non-Linéaires - Distorsion; Modulation; Saturation; Modélisation

- TD 1 : Montages à Amplificateur Linéaire - Amplificateur d'Instrumentation, TIA, Filtre Active 2eme Ordre
- cours 3 : Composants Semiconducteurs - Jonction PN; Transistor MOS
- TD 2 : Modélisation des Systèmes Non-Linéaires - Multiplicateur de Tension Analogique; Redresseur de Tension; Échantillonneur/Bloqueur; OTA.
- TD 3 : Simulation LTSPICE de la chaîne d'instrumentation: Radar Ultrason
- TP : Montage d'une chaîne d'instrumentation: Radar Ultrason

Numérique :

- cours 1 : Introduction et les composants du numérique, solutions logicielles vs matérielles, méthodologie de conception.
- Travail personnel : découverte de l'Arduino
- cours 2 : représentation des données, logique, portes, bascules
- cours 3 : Fonctions évoluées, opérateurs, machines d'état
- cours 4 : Introduction au langage VHDL
- TD 1 : Initiation au langage VHDL sur carte FPGA
- cours 5 : Architecture des unités de traitement, exemples en VHDL
- TD 2 : Implémentation de traitements sur FPGA, préparation du TP
- TP : implémentation d'un traitement sur carte FPGA

Interfaces :

- cours 1 : échantillonnage et quantification, défauts et caractérisation, spécification d'une chaîne de conversion
- travail personnel : les familles de convertisseurs analogiques-numériques
- cours 2 : Instrumentation, Interface et capteur

Déroulement, organisation du cours :

Le cours est divisé en 3 parties : Analogique, numérique, et conversion.

Chaque partie analogique et numérique est composée de cours, de TDs d'application, de travail à la maison et un TP de mise en oeuvre.

Les TDs en électronique analogique sont des TDs 'papier' .

1 des TDs de numérique se fait autour d'une carte électronique DE10 Altera en initiation à la conception en langage VHDL.

Les 2 TP forment un tout ; un projet comprenant un capteur, un étage analogique, un CAN et un étage numérique. Le premier TP consiste à concevoir, simuler et tester l'étage analogique, alors que le 2è TP permettra la conception de l'étage numérique en langage VHDL.

Le cours est donné en français pour les occurrences 1.1, 1.2 et 1.3. Il est donné en anglais à l'occurrence 1.4

Organisation de l'évaluation :

Le cours est évalué sur la base de 2 TP et d'un examen écrit d'une durée de 2 heures avec document.

Évaluation finale = note de l'examen écrit pour 75%, TP analogique et TP numérique pour 25 %.

Les TP sont des évaluations obligatoires (EO)

Les TP 'analogiques' sont préparés par un TD qui permet de pré-déterminer les fonctions qui seront testées. Les encadrants vérifieront que ce travail préliminaire a bien été fait et en tiendront compte dans leur notation. Les TP sont évalués sur la base du compte-rendu rédigé en temps réel et des éléments de simulation et de mesures produits, ainsi que de l'observation par les encadrants de TP des élèves en situation.

L'examen écrit de 2 heures sur table pose un problème d'ingénieur d'un système électronique pour lequel les élèves doivent apporter une solution par le choix d'un capteur, d'une chaîne de traitement analogique, d'un convertisseur analogique-numérique et un traitement numérique.

Évaluation des acquis d'apprentissage : Les compétences évoquées précédemment sont toutes

évaluées à un niveau 1, c'est-à-dire dans le cas de problèmes simples, relativement fermés, et de façon guidée par les enseignants. Les compétences seront évaluées de 2 façons : - de façon théorique au moyen de l'examen écrit et de façon pratique par les TP.

C1 est validé si la moyenne des 2 TP est supérieure à 12 et la moyenne des questions marquées C1 lors de l'examen écrit est supérieur à 10

C2 est validé si la moyenne des questions marquées C2 lors de l'examen écrit est supérieur à 10

Moyens :

- Equipe enseignante (noms des enseignants des cours magistraux) : Les enseignants interviennent selon leurs spécialités.

- Numérique : P. Bénabès, C. Lelandais, A Kolar, E. Libessart

- Capteurs : J. Juillard & L. Bourgois

- Analogique : E. Avignon, P. Ferreira, M. Roger.

- Taille des TD (par défaut 35 élèves) : Par groupe de 35 élèves

- Salles de TP (département et capacité d'accueil) : 2 salles de TP de 32 élèves en parallèle (4 encadrants).

- Matériel mis à disposition des élèves : Carte Altera DE10-Lite, AnalogDiscovery 2 Development Kit

Acquis d'apprentissage visés dans le cours :

Le cours « Systèmes électroniques » apportera plus précisément aux élèves des notions de base pour :

- A) Spécifier une chaîne de traitement analogique

- Comprendre les différentes technologies électroniques (circuits intégrés vs circuits imprimés) et leurs évolutions (technologies traditionnelles vers more than Moore ou beyond CMOS), Systems on Chip, packaging, interconnexions

- Concevoir des architectures analogiques depuis des modèles simple (bloc Laplace par exemple) jusqu'à des circuits à base d'AOP, capacités, résistances, inductances.

- Analyser sous forme matricielle les réseaux de Kirchoff simple (circuits RLC + AOP).

- Déterminer si les limitations des AOPs sont respectés (bande passante, produit Gain-bande, impédances d'entrée et sortie, vitesse de balayage) par rapport une application donnée

- Choisir un capteur interface entre le monde physique et les signaux électroniques

- B) Simuler et tester un circuit simple

- Prendre en main des logiciels de simulations de type Spice (saisie de schéma, simulation AC, DC, et transitoire)

- Paramétrer efficacement une simulation : temps de simulation et pas adapté, résolution d'éventuels problèmes de convergence sur des cas simples (circuits RLC + AOP).

- Faire des montages propres sur des plaques à essais (simulation versus mesure)

- Mesurer des courants, des tensions, des impédances avec les équipements appropriés (oscilloscopes, impédancemètres,...).

- Choisir le composant approprié à partir de sa documentation (limitations AOP)

- C) Spécifier et choisir le bon convertisseur analogique-numérique adapté à un problème donné en termes de fréquence d'échantillonnage, résolution, famille, et analyser l'effet de l'échantillonnage et de la quantification sur le signal à traiter (effets de repliement de spectre, de saturation ou non linéarité).

- D) Spécifier et choisir une architecture de traitement numérique adaptée à un problème donné

- Type d'unité de traitement adaptée au problème (processeur, microcontrôleur, DSP, circuit programmable, ASIC dédié)

- Choix des outils de développement nécessaires à la mise en oeuvre de ces composants

- E) Mettre en oeuvre une application simple avec un microcontrôleur ou un circuit logique programmable.

- Connaître les périphériques disponibles dans un microcontrôleur en fonction de leur utilisation

potentielle, et leur mise en oeuvre simple en langage C

- Programmer, télécharger et tester une application simple sur microcontrôleur ou FPGA en langage VHDL

Description des compétences acquises à l'issue du cours

:

This course allows you to validate certain skills of type C1 - Analyze, design and build complex systems.

This validation is done by means of practicals (Solve and design) and the written exam (Analyze and Model).

The written exam also makes it possible to validate C2-type skills (Deepen an engineering field, Import knowledge from other fields)

So we will learn during this course who to:

A) Specify a simple analogue processing chain

B) Simulate and test a simple circuit

C) Specify and choose the right analogue-to-digital converter

D) Specify and choose a digital processing architecture adapted to a given simple problem

E) Implement a simple application with a micro-controller or a programmable logic device

Some basic concepts will need to be learned or reviewed independently (the basics of logic, Arduino microcontrollers, ADC converters families), and we will use

mathematical concepts studied elsewhere (sampling theory, filtering, signal processing)

Bibliographie :

"Digital Design and Computer Architecture"

David and Sarah Harris

Morgan Kaufmann Publishers

« Foundations of analog and digital electronic circuits »

Anant Agarwal and Jeffrey H Lang

Morgan Kaufmann Publishers